

國立中央大學

介面實驗

實驗 5

運算放大器實驗--性能測試

授課教師：葉則亮 教授

班級：A 班

983003037 林耕宇

993003036 蔡易軒

100.3.27

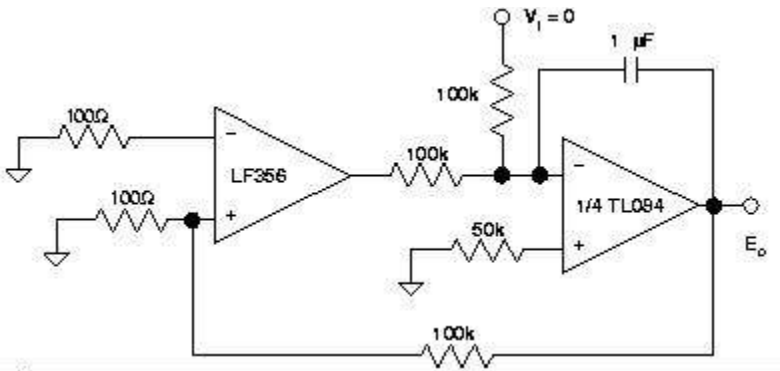
機電介面工作日志

年 月 日

組別	姓名	學號	
實驗起始時間		費時	
實驗結束時間			
所遭遇問題			
解決方法			
完及成心項得目·			
建其議他及·			

1. 輸入抵補電壓(Input Offset Voltage V_{IO} 的量測

一個輸出抵補電壓負反饋的電路，在理想狀況下由於反饋輸入端電流為零因此迫使待測OP的輸出端等於 $V_i=0$ 。實際上待測OP與 V_i 有一微小差異此差異由兩個100k予分壓後由反饋OP反向放大後反饋至待測OP的正輸入端。由於待測OP正輸入端電流可視為零，因此 $E_o=(1+100k/1k)V_{IO}=101V_{IO}$



1. 未調前抵補電壓： $E_o=10.08V$, $V_{io}=0.01V$

2. 左 $E_o=10.08V$, $V_{io}=0.01V$ 右 $E_o=-9.78V$, $V_{io}=-0.0097V$

Symbol	Parameter	Conditions	LF155/6			LF256/7 LF356B			LF355/6/7			Units
			Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
V_{OS}	Input Offset Voltage	$R_S=50\Omega$, $T_A=25^\circ C$ Over Temperature		3	5		3	5		3	10	mV
					7		6.5			13	mV	

2 偏移及抵補電流(Bias and Offset Current) I_{B+} 、 I_{B-} 、 I_{IO} 量測

將待測OP的偏移電流以大電阻100k Ω 轉為電壓以顯示於 V_o 上。

由於100k \gg 100，所以 $V_a = -I_{B-} \times 100k$

由於內部等效OP+-兩端電壓相同故 $V_b = V_a$

由b到c之間KV推得 $V_c = I_{B+} \times 100k + V_{IO+} + V_b = V_{IO} + I_{B+} \times 100k - I_{B-} \times 100k$

由於100k \gg 100，且 $I_{B+} \sim 0$ 視100 Ω ，100k電阻上有相同量電流則 $V_o=(1+100K/100)V_c$

但定義上 $I_{IO} = I_{B+} - I_{B-}$ 因此有 $V_o = 1001(V_{IO} + I_{B+} \times 100k - I_{B-} \times 100k) = 1001(V_{IO} + I_{IO} \times 100k)$

做實驗時

S_1, S_2 均合上時量測 V_{IO}

$V_{IO}=0.2V$;

S_1 合上時量測 I_{B+}

→ $V_o=1001(V_{IO} + I_{B+} * 100k)$

→ $V_o=0$; $V_{IO}=(0.2/1001)$;

→ $I_{B+}= -0.2/(100K*1001)=2*10e(-9)$

S_2 合上時量測 I_{B-}

→ $V_o=1001(V_{IO} + I_{B-} * 100k)$

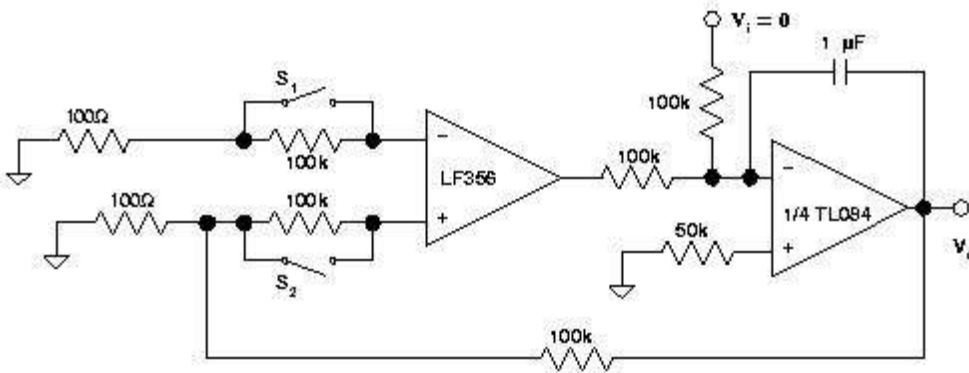
→ $V_o=10.22$; $V_{IO}=(10/1001)$;

→ $I_{B-}= 0.22/(100K*1001)=2.2*10e(-9)$

S_1, S_2 均打開時量測 I_{10}

$\rightarrow I_{10} = |(I_{B+}) - (I_{B-})| = 200 \text{ pA}$

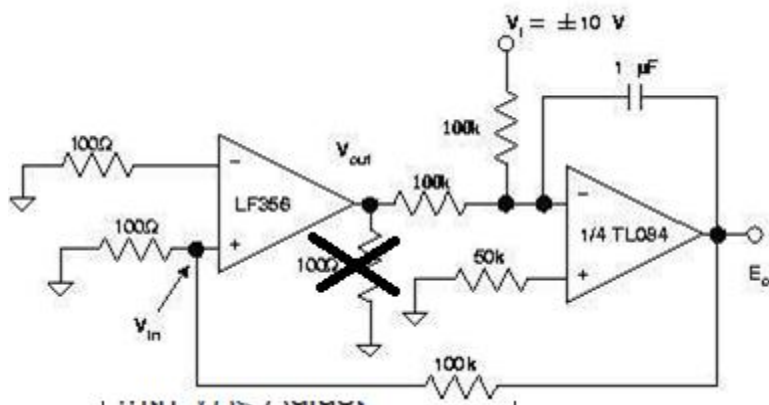
I_{os}	Input Offset Current	$T_J = 25^\circ\text{C}$, (Notes 3, 5) $T_J \leq T_{HIGH}$	3	20	3	20	3	50	pA
				20		1		2	nA



3. 開迴路增益(Open Loop Gain)量測理想操作放大器的開路增為無限大，但實際上是有限的極大

電路中 V_o 被 V_i 分別強制為 $-12V, +12V$ 兩數值而 $E_o = 1001V_{IN}$

因此開路增益 $A_{OL} = V_o / V_{in} = \Delta V_o / \Delta V_{in} = \Delta V_i / \Delta E_o \times 1001$



+10V	$E_o = -0.1 \text{ V}$	$\Delta = 0.25 \text{ V}$
-10V	$E_o = 0.15 \text{ V}$	

\rightarrow 開路增益 $A_{OL} = ((+10) - (-10) / 0.25) * 1001 = 80080$

$20 * \log 80080 = 98.07$

■ High common-mode rejection ratio: 11

■ Large dc voltage gain: 106 dB

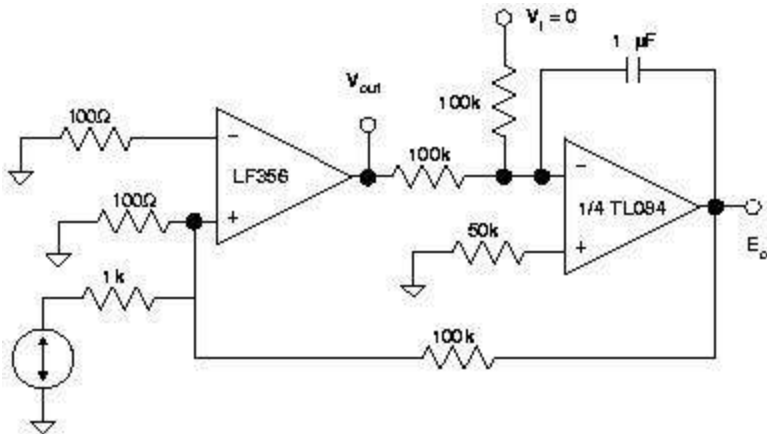
4. 增益頻寬積(Gain-Bandwidth Product)GBW測量

$$V_{in}(1\text{MHz}) = \text{Sac}(1\text{MHz}) * (100\ \Omega // 100\text{K}\ \Omega) / (1\text{K}\ \Omega + (100\ \Omega // 100\text{K}\ \Omega))$$

$$= \text{Sac}(1\text{MHz}) * (1/11);$$

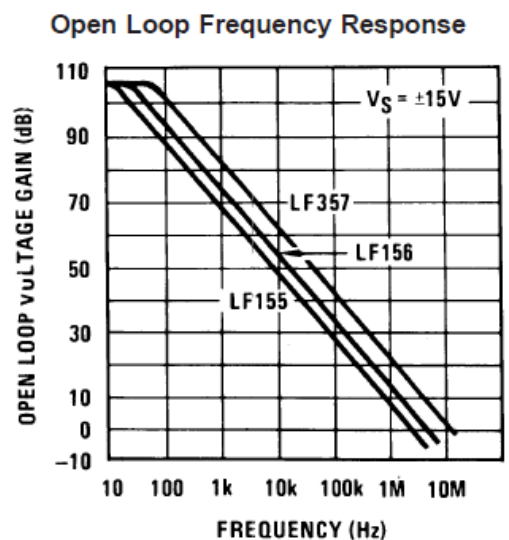
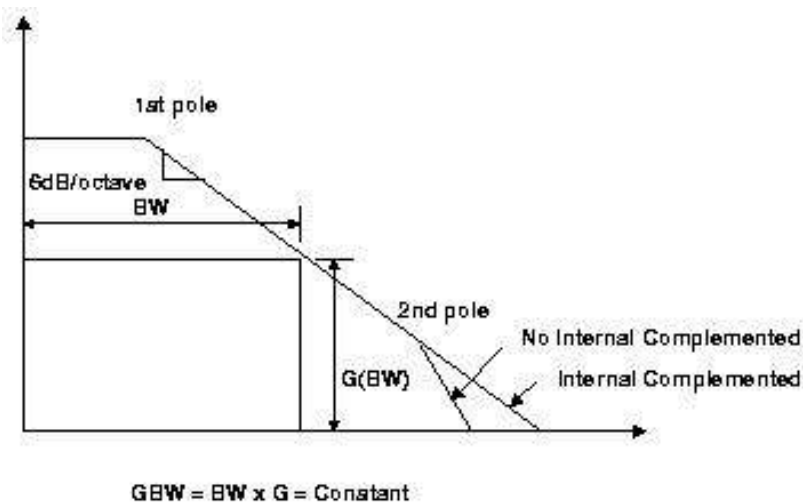
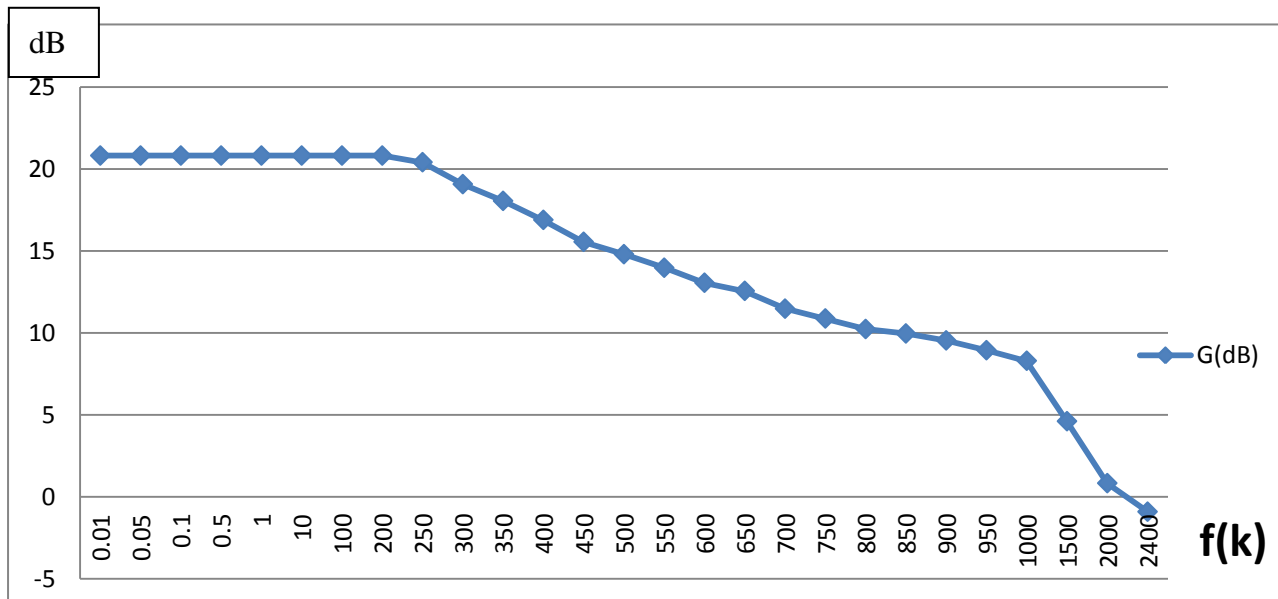
$$\text{GBW} = G(1\text{MHz}) \times 1\text{M Hz}$$

$$= [V_o(1\text{MHz}) / V_{in}(1\text{MHz})] \times 1\text{MHz}$$



f(K)	Vio (V)	E0	G	VOUT	G(dB)
0.01	2	22	11	22	20.82785
0.05	2	22	11	22	20.82785
0.1	2	22	11	22	20.82785
0.5	2	22	11	22	20.82785
1	2	22	11	22	20.82785
10	2	22	11	22	20.82785
100	2	22	11	22	20.82785
200	2	22	11	22	20.82785
250	2	22	10.5	21	20.42379
300	2	22	9	18	19.08485
350	2	22	8	16	18.0618
400	2	22	7	14	16.90196
450	2	22	6	12	15.56303
500	2	22	5.5	11	14.80725
550	2	22	5	10	13.9794
600	2	22	4.5	9	13.06425
650	2	22	4.25	8.5	12.56778
700	2	22	3.75	7.5	11.48063
750	2	22	3.5	7	10.88136
800	2	22	3.25	6.5	10.23767
850	2	22	3.15	6.3	9.966211
900	2	22	3	6	9.542425
950	2	22	2.8	5.6	8.943161
1000	2	22	2.6	5.2	8.299467

1500	2	22	1.7	3.4	4.608978
2000	2	22	1.1	2.2	0.827854
2400	2	22	0.9	1.8	-0.91515



00564657

5. 共模免疫比(Common Mode Rejection Ratio)CMRR及電源免疫比(Power Supply Rejection Ratio) PSRR 量測}

假設CMRR = V_{in} / V_D ，這裡 V_D 是能造成與 V_{in} 對 V_o 相同影響的差分輸入

$$V_o = (1 + R_2 / R_1)(V_- - V_+)$$

$$CMRR = (1 + R_2 / R_1) (V_{in} / V_o)$$

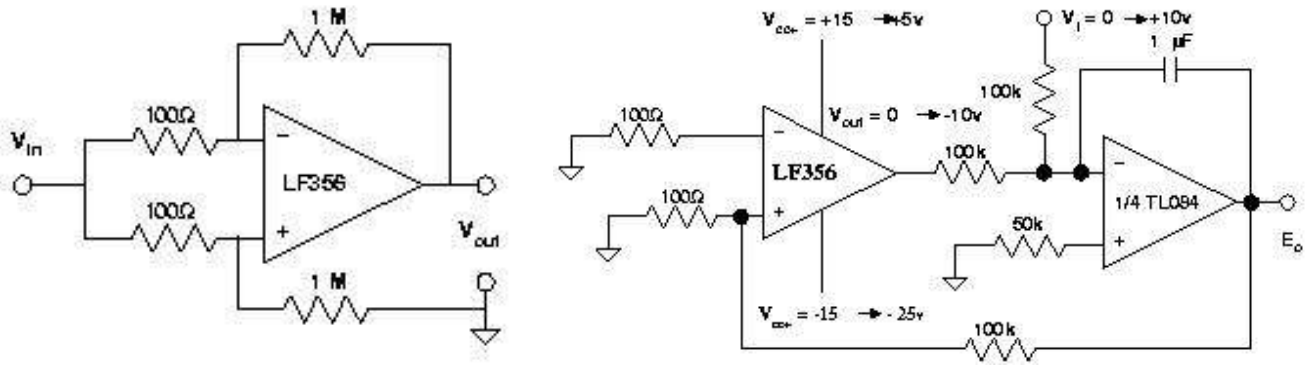
$$PSRR = \Delta V_{pscm} / \Delta V_{I0}$$

$$CMRR = (1 + 10000) * (10.72 / 10.71) = 10010.45$$

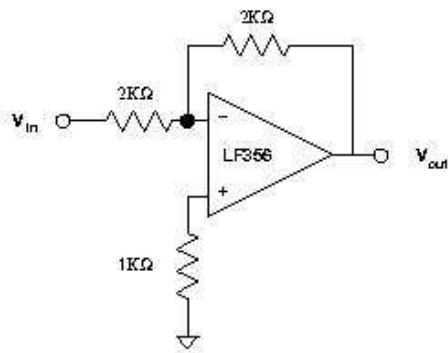
$$PSRR = 2 / (0.038 - 0.0378) = 10000.36$$

	voltage range			-12		-12		-12		V
CMRR	Common-Mode Rejection Ratio		85	100		85	100	80	100	dB
PSRR	Supply Voltage Rejection Ratio	(Note 6)	85	100		85	100	80	100	dB

由於共模免疫量測電路所量測值的準確性，對於電阻的精準度非常敏感，而電源免疫比與共模免疫比間相關性又很大，因此常以電源免疫比來代替共模免疫比的量測。

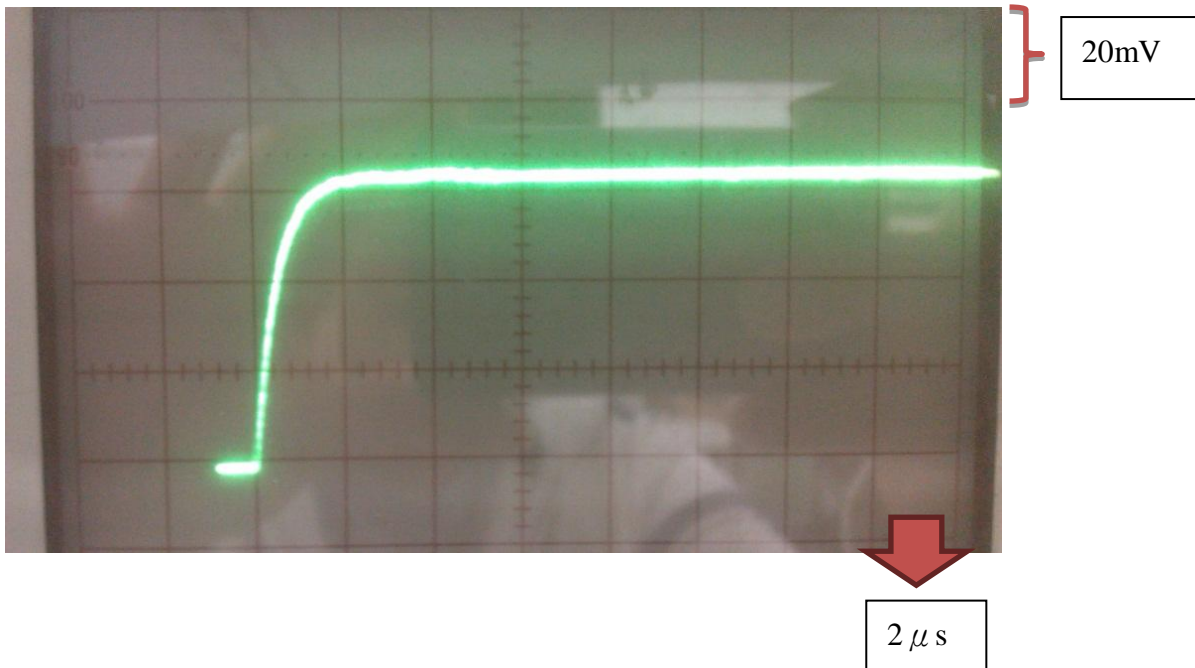


設定耗時(Setting Time)及上昇率(Slew Rate)量測單壹增益的反向放大電路，以+12V，-12V方波輸入，以示波器量輸出訊號。由輸出波型上觀察設定耗時以及上昇率。



Setting Time $2\mu s$
Slew Rate $0.03 V/\mu s$

GBW	Gain Bandwidth Product		2.5		5	20	MHZ
t_s	Settling Time to 0.01%	(Note 7)	4		1.5	1.5	μs



問題

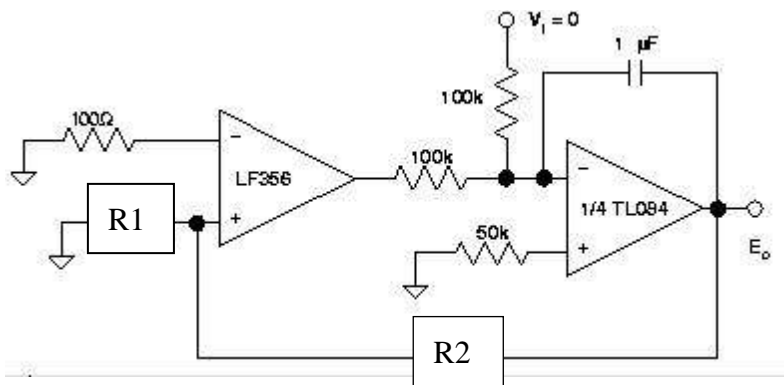
1. 運算放大器有那些重要特性？

1. 高的輸入阻抗，因此在輸入端產生的電流可忽略。
2. 非常高非常的開路增益。
3. 非常低的輸出阻抗，所以放大器接負載時並不影響輸出。

2. 運算放大器的正負極向外的等效電阻間，應有何種關係才能使直流偏壓較小？

R1 & R2 越相等時, 直流偏壓較小

$$E_o = (1 + R_2 / R_1) V_{i0}$$



3. 運算放大器輸入或輸出端電壓，比較會為外界電路所影響？

輸入只要有一些許的改變, 輸出端就會有極大的改變